



Fiche signalétique

DONNÉES PERSONNELLES

Nom	Meyer
Prénom	Yves
Etablissement	HE-Arc
Téléphone	+41 32 930 22 61
E-mail	yves.meyer@he-arc.ch
Web-page	http://isic.he-arc.ch/
Groupe thématique	Systèmes embarqués à haute performance
Affilié - Institut	Institut des systèmes d'information et de communication (ISIC)
Fonction	Professeur HES

COMPÉTENCES SPÉCIFIQUES

- ▶ Conception matérielle
- ▶ Systèmes numériques

DOMAINES DE RECHERCHE

- ▶ System-on-Reprogrammable-Chip
- ▶ Systèmes embarqués communicants

TRAVAUX EXEMPLAIRES

- ▶ *LCI* – Réalisation Dans le cadre d'un projet CTI d'une carte dédiée à l'acquisition, au contrôle et au traitement de signal. Hardware basé sur une FPGA Virtex-6 et un microcontrôleur Freescale Kinetis. Projet confidentiel.
- ▶ *CEMIDIS* – Développement dans le cadre d'un projet RCSO YSYS CEMIDIS, de la carte électronique basée sur un DSP Texas TMS320. pour la réalisation d'un interféromètre low cost.
- ▶ *Timer Fpga* – Développement du nouveau système de chronométrage embarqué de Swiss Timing. Projet confidentiel.
- ▶ *CFMCW* – Réalisation Dans le cadre d'un projet CTI d'une carte d'acquisition dédiée au traitement de signal. Acquisition de 6 canaux en parallèle à 200 MSamples/sec. hardware basé sur deux FPGA de type Virtex-4 et un DSP Blackfin. Projet confidentiel.
- ▶ *Avalanche Training Center* – réalisation matérielle d'un système d'entraînement à la recherche de victimes d'avalanche. hardware autonome basse consommation basé sur un microcontrôleur HCS08 de Freescale, avec communication RF bidirectionnelle entre centrale et victimes électroniques.



- ▶ *Détection de contact* – réalisation matérielle d'un système de mesure pour les machines outils Tornos. hardware basé sur un microcontrôleur et une FPGA Spartan-3. Projet confidentiel.
- ▶ *Micro Web Server* – réalisation matérielle d'un micro web server embarqué pour la télé-surveillance et télémessure. hardware basé sur un microcontrôleur Zilog eZ80, avec interfaces numériques et analogiques.